

Priorities for EU CHIPS ACT 2.0 Draft Report

Document prepared within the framework of 3rd
Session of Spanish Working Group on Draghi's
Report & EU Chips Act 2.0 – Madrid, 12 June 2025



Backgrounds, Methodology, Goals and Content of this Paper

This document is the result of three technical working sessions held in December 2024 (Valencia), March 2025 (Barcelona) and June 2025 (Madrid). The working group promoting its drafting was established at the initiative of the Valencia Silicon Cluster VaSiC and the Spanish Association of the Semiconductor Industry AESEMI as a national working group on the Semiconductor Chapter of the Draghi Report (3.3) and quickly focused its specific objective on drafting a Spanish Memorandum for the European Chips Act 2.0. The objective of this Memorandum is to structure in a single document the position of the Spanish semiconductor industry regarding the contents and priorities of the new European Chips Act (ECA 2.0), which is currently being drafted by the EU institutions. In addition to the General Group, the initiative integrates 12 specialized working groups on specific topics of interest to the future of ECA 2.0 (Start Up & Scale UP; Talent & Microchips; Integrated Photonics; Telecommunications & Semiconductors; Defense & Microchips; State Aid & Regulation; AI & Semiconductors; Advanced Materials & Semiconductors; EU Competitiveness Fund; Industrial Associations; Automotive & Semiconductors; Energy & Semiconductors). This report compiles the main priorities reported by the leaders of the respective working groups during the session held on June 12 at the School of Telecommunications Engineering of the Polytechnic University of Madrid. The contents of the document are dynamic and may evolve until the final version of the Memorandum.

Working Language

During the editing process, participants may use either English or Spanish. This document may contain contributions in both languages. The final version will be written in English.



Credits

General Coordinator

Carlos G. Triviño.

Valencia Silicon Cluster, Secretary.

Sectoral Groups Leaders

Ignacio Astilleros.

OPENCHIP, CFO. Start Up & Scale Up.

Luis Fonseca.

General Manager, CMB-INM, CSIC. Talent.

Jose Campany.

Founder, Ipronics. Integrated Photonics.

Marisa López-Vallejo.

Micr. Engineering Full Prof., UPM. Telecommunications.

Javier Martí.

DAS Photonics, CEO. Defense.

Nuria Arenas.

Broseta Abogados. State Aid & Regulations.

Teresa Cerveró, Vanessa Iglesias.

Barcelona Supercomputing Center. IA & Chips.

Antonio Alberola, Ramón Torres.

ICMol-UV. Advanced Materials.

Raquel Jorge.

ADIGITAL, European Affairs. EU Competitiveness Fund.

Alfonso Gabarrón.

AESEMI, CEO. Industrial Associations.

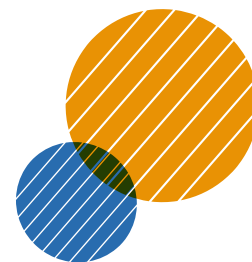
Miguel Chanca.

BOSCH GmbH. Automotive.

Empar Martínez.

FEMEVAL, General Secretary. Energy.

SECTORAL GROUPS & MAIN SPEAKERS



01. START UP & SCALE UP	09
Ignacio Astilleros. OPENCHIP, Strategy and Sales Officer	
02. TALENT & MICROCHIPS	12
Luis Fonseca, National Center of Microelectronics, General Manager	
03. INTEGRATED PHOTONICS	14
Jose Capmany. iPRONICS, Founder	
04. TELECOMMUNICATIONS & SEMICONDUCTORS	17
Marisa López-Vallejo. Microelectronics Engineering Full Professor, Politechnic University Madrid	
05. DEFENSE & MICROCHIPS	22
Javier Martí. DAS Photonics, CEO	
06. STATE AID & REGULATION	24
Nuria Arenas. Broseta Lawfirm	

07. AI & SEMICONDUCTORS 28

Teresa Cervero, Vanessa Iglesias. Barcelona Supercomputing Center,
Leading Research Engineers

08. ADVANCED MATERIALS & SEMICONDUCTORS 36

Ramón Torres Cavanillas. Institute of Molecular Science UV,
Researcher

09. EU COMPETITIVENESS FUND 39

Raquel Jorge. ADIGITAL, Director of Public Affairs

10. INDUSTRIAL ASSOCIATIONS 42

Alfonso Gabarrón, General Manager Spanish Association of
Semiconductor Industries AESEMI

11. AUTOMOTIVE & SEMICONDUCTORS 44

Miguel Chanca. BOSCH

12. ENERGY AND SEMICONDUCTORS 47

Empar Martínez. FEMEVAL, General Secretary

01.

Start Up & SCALE UP



Contributors:

Roger Espasa, CEO Semidynamics

Iñigo Artundo, CEO VLC Photonics

Pere Perez, CEO Fyla

Narcis Avellana, CEO Intera

Ignacio Astilleros, CSO Openchip

Recommendations / Feedback to consider

1. Include a specific program / chapter to improve in the process of Translating Innovation into Commercialization:

1. Promote innovative purchasing agreements: Purchase technologies that are still under development.
2. Flexible rules of public bidding to prioritize the purchasing of EU strategic technologies.
3. Specific budget for Go to Market: HR, travel & expenses, marketing, web, branding, communication, proof of concepts, pilots on customer's premises...

2. Allocate / Promote VC of public money combined with private investment and leave to professional investors specialized in Semiconductors.

1. For every public Euro, get 3 or 4 Euros of private investment.
2. Ruled under VC market best practices. Profit to be reinvestment in future programs to achieve a snowfall effect.

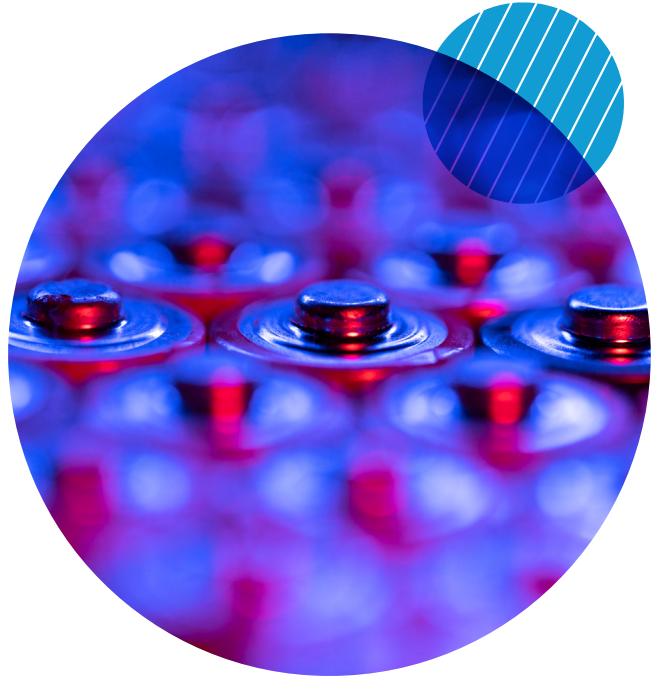
3. Eliminate the need to provide bank guarantees equivalent to a big share of the grants (in example 90%).

1. Alternatively, promote the constitution of Corporation of Reciprocal Guarantees (Sociedades de Garantía Recíproca) that provide a useful guarantee.

4. Synchronize Europe-Countries process: "from grant application to cash allocation".

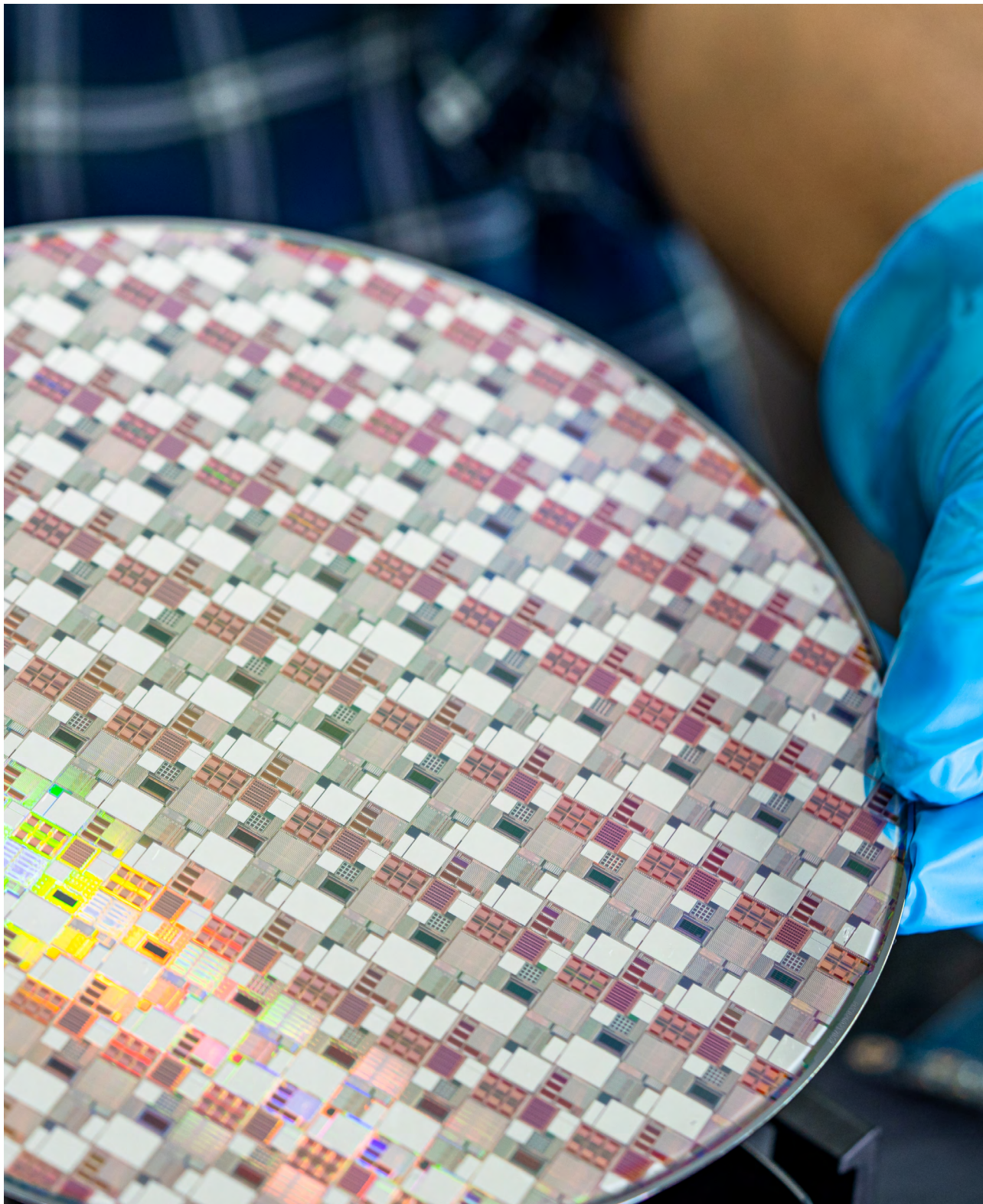
1. Flexibilization of the deadlines of execution of the projects (it could be extended according to the project plan).

5. Allow to the providers to subcontract activities and technologies to external companies or within a multinational group, by providing full visibility about it.



6. Facilitate the acquisition of lab instruments, cover beyond amortization. Allow to accelerate amortization subject to comply with certain conditions.

7. Facilitate onboarding of foreign talent in Europe/Spain: Special immediate temporary job VISA while processing a permanent Visa Residence.



02.

Talent & MICROCHIPS



Coordinator:

Luis Fonseca, IMB-CNM / CSIC
General Manager

EU Chips Act 2.0

Tentative points regarding (semiconductor) talent promotion

Pay attention to the development of the **Union of Skills** (https://commission.europa.eu/topics/eu-competitiveness/union-skills_en) initiative and its tools, which in the semiconductor scenario should be done synergistically with the participation and resources of the current or future evolution of the **Chips Act / Chips JU**, keeping an inclusive and constant dialogue among the academic, the research and the labour worlds.

Map the current semiconductor training actions at **national / EU level** and **coordinate** their exploitation with the ensemble of new **Chip Competence Centers** tool, taking advantage of their presumable cooperation, and other related national approximations as well (e.g. Chip Chairs in Spain); share **successes** and **failures**.

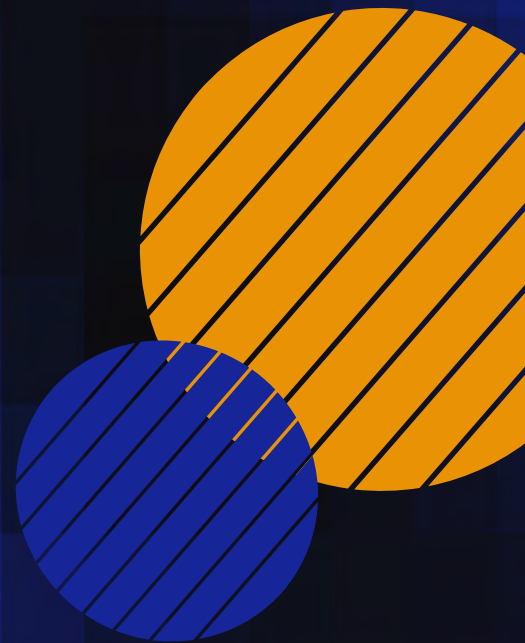
Develop and reinforcing **semiconductor training/awareness** aspects at:

- **Existing labour force** level, **by skilling and reskilling** (e.g. through **microcredentials** across the semiconductor value chain). Explore and exploit existing or new **labs** or **semiconductor environments** (e.g. lab to fab) for **hands-on training**.
- **University level** offer (Chips Chair to play a role again in Spain); consider the current fragmentation of semiconductor studies in different bachelor degrees and the need of new bachelor's or master's degrees on the topic.
- **Vocational Training** level (since semiconductor fabrication and their sites cover multiple aspects that do not only require PhD and engineers).
- **School and High School** level for early awareness, not forgetting a '**training the teachers**' approach.
- **Societal** level by increasing general **awareness** on everyday impact of chips.

Ease the attraction of **global talent** and its mobility of across EU (visas, degree recognition...); also, mobility across academia/research and industry.

03.

Integrated PHOTONICS



Contributors:

José Capmany

Valerio Pruneri

Pascual Muñoz

Carlos Domínguez

Francisco Diaz Otero

Guillermo Carpintero

Antecedentes: la EU Chips Act y la línea piloto PiXEurope en fotónica integrada

La **EU Chips Act** ha posibilitado, por primera vez, la creación de una **línea piloto en fotónica integrada**, denominada **PiXEurope**, que integra a algunos de los principales actores del ecosistema, principalmente **organismos públicos de investigación**.

Esta línea piloto está **coordinada por una institución española (ICFO)** y cuenta con una **participación destacada de España**, tanto en términos de actores involucrados como de presupuesto. Participan, además de ICFO, **cuatro instituciones españolas: la Universitat Politècnica de València (UPV), el Instituto de Microelectrónica de Barcelona (CNM-CSIC), la Universidade de Vigo (UVigo) y la Universidad Carlos III de Madrid (UC3M)**. En conjunto, España representa aproximadamente el **40% del presupuesto total** de la iniciativa.

El desarrollo y ejecución de esta línea piloto está estructurado en **dos fases de cinco años cada una**:

- El **primer período (5 años)** está subvencionado.
- El **segundo período (5 años)**, denominado de **sostenibilidad**, debe financiarse con **nuevos fondos**, con la condición de que la **financiación privada no supere el 20%** del total.

En este contexto, resulta fundamental que una eventual **EU Chips Act 2.0** contemple el **apoyo al sostenimiento de los costes operacionales** de la línea piloto. Es razonable suponer que los participantes de otros Estados miembros compartan esta visión, y que exista una **posición común dentro del consorcio de PiXEurope** en este sentido.

Además, cabe destacar que **PiXEurope está en conversaciones con otras líneas piloto financiadas por la Chips Act 1 –FAMES, APECS y NanoIC**, coordinadas por **CEA-Leti, Fraunhofer e IMEC**, respectivamente– con el objetivo de **definir una estrategia común de financiación para los costes operacionales** en el marco de la futura Chips Act 2.



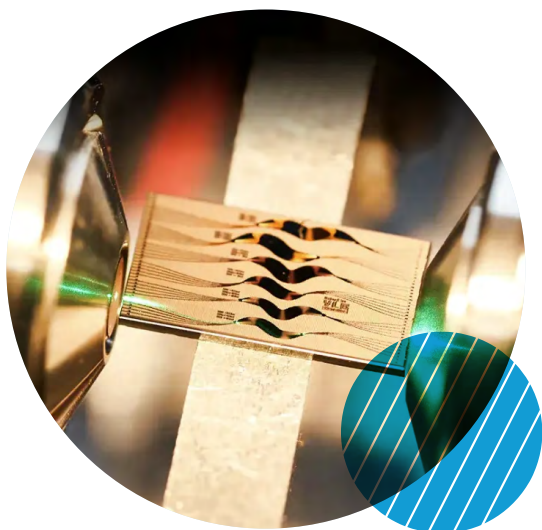
Líneas prioritarias en fotónica integrada

En consonancia con lo anterior, consideramos que las **líneas prioritarias que deberían apoyarse en el ámbito de la fotónica integrada** son aquellas que **ya están contempladas en la línea piloto PiXEurope** y, en particular, aquellas en las que trabajan o lideran los **POIs españoles**. Estas líneas son:

1. Fabricación

1. Tecnologías pasivas (**SOI y SiN**)
2. Tecnologías activas (**materiales III-V**)
3. Fotónica integrada híbrida
4. Nuevos materiales

2. Encapsulado avanzado (óptica coempaquetada o co-packaged optics) de chips fotónicos



3. Fotónica integrada programable y multifuncional

4. Aplicaciones emergentes de la fotónica integrada

1. Inteligencia Artificial (**IA**)
2. Tecnologías **cuánticas**
3. **Sensores y seguridad**
4. Sistemas de **radiofrecuencia (RF)**
5. **Biotecnología (Bio)**

Esta lista, por supuesto, puede **ampliarse o precisarse** en el futuro. Sin embargo, en esta fase, lo más importante es contar con una **visión estratégica alineada con las actuaciones ya en marcha**.

04.

Telecommunications and SEMICONDUCTORS



Contributors:

Roger Espasa, CEO Semidynamics

Ignacio Herrera, Sener

José Miguel Pascual, R&T Director in
Engineering & Technology (Indra)

Mayte Bacete, MaxLinear

Juan Carlos López, UCLM

Jesús Grajal, UPM

Juan Pardo, KDE

Marisa López Vallejo, UPM

1. Leverage More Complex Designs

Microelectronic chip design in the U.S. has traditionally been more complex and integrated compared to Europe. For the telecommunications sector, embracing **more complex system-on-chip (SoC) and application-specific integrated circuit (ASIC) designs** is critical to remain competitive. These designs support higher levels of functionality per chip, leading to:

- Better performance in signal processing, networking, and data handling.
- Reduction in power consumption and physical footprint.
- Improved integration of software-defined networking (SDN) and 5G/6G control logic directly onto hardware.

Europe needs to boost design capabilities, invest in EDA (Electronic Design Automation) tools, and support advanced design ecosystems that can rival U.S. players like AMD, NVIDIA, and Intel.

2. Heterointegration and Chiplets

Heterointegration –**especially through chiplet-based architectures**– offers a path to combine multiple semiconductor technologies in a single package. This is particularly relevant to telecom because:

- It allows mixing high-speed processors, memory, RF modules, and photonic interconnects.
- Chiplets from different process nodes (e.g. analog/RF at 130nm, logic at 5nm) can be combined to optimize cost and performance.
- It accelerates time-to-market by allowing the reuse of validated IP blocks.

A European chiplet ecosystem (with standard interconnect protocols like UCIe) would enable **modular innovation** and reduce dependence on single-foundry full-chip solutions.

In addition, it is a way to reduce the cost. Advanced semiconductor manufacturing costs are a bottleneck, especially for telecom infrastructure vendors. Key strategies to reduce cost include:

- **Use of mature nodes** (e.g., 28nm RF CMOS) for analog/RF portions.
- **Chiplet reuse** and heterogeneous packaging.
- **Shared MPW (multi-project wafer) runs** through European foundries for prototyping and small-batch production.

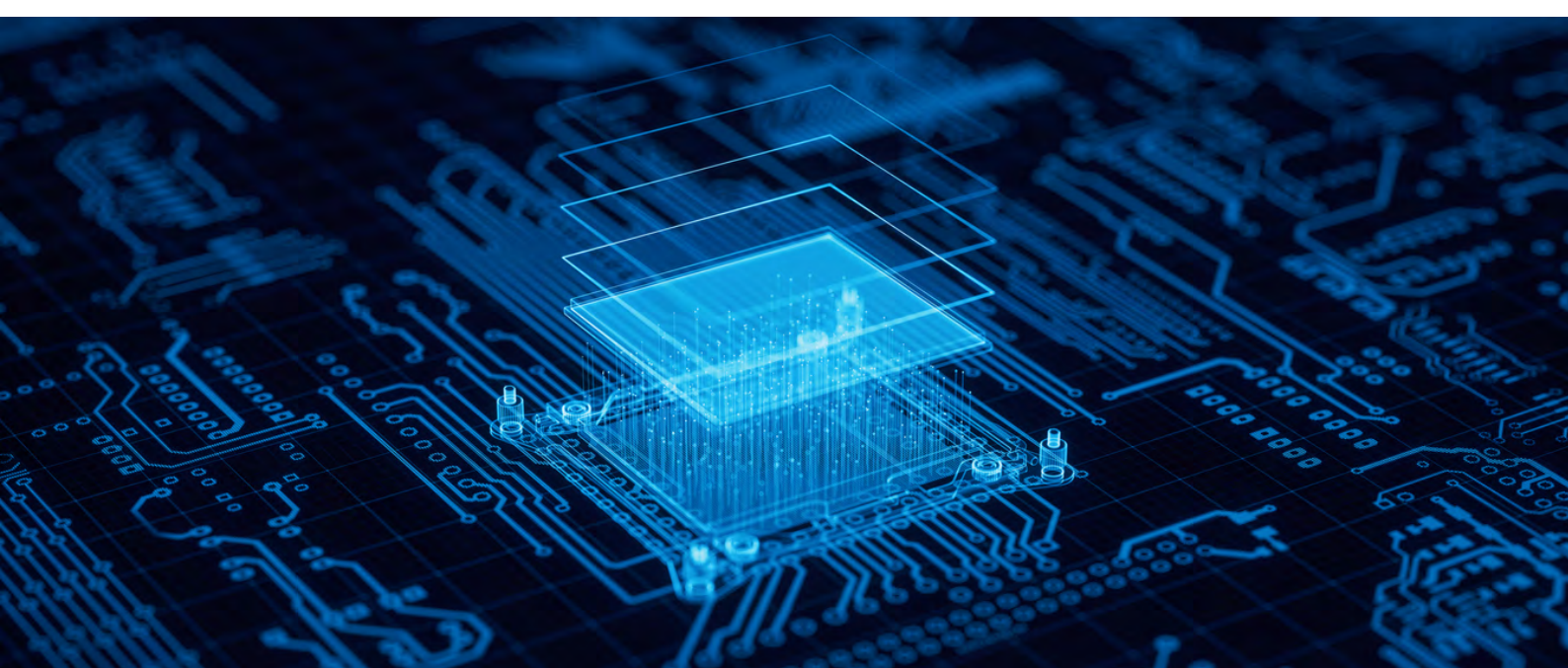
Investing in **design reusability**, standard IP libraries, and platform-based design approaches.

Integration of **Different Technologies** (Including RF). Telecommunications systems demand integration of diverse technologies:

- High-speed digital logic (for processing and switching).
- RF and mmWave components (for 5G/6G).
- Photonic interconnects (for optical backhaul and data centers).
- Power management (for base stations).

Europe must foster **integration platforms and packaging techniques** that allow these technologies to coexist efficiently, such as:

- **System-in-Package (SiP).**
- **3D-stacking.**
- **Advanced substrates** (e.g., glass or organic interposers).



3. CMOS for everything

RF CMOS is a key technology enabler for **cost-effective and highly integrated RF front ends** in 5G/6G devices and base stations. Benefits include:

- Low power consumption.
- High integration density.
- Scalability with digital CMOS.

RF CMOS is particularly useful for **sub-6 GHz bands**, where integration with baseband processors is essential. Europe must **invest in RF CMOS IP, PDKs (process design kits), and design talent**, especially to keep pace with the U.S. and Asian RF front-end module (FEM) suppliers.

Leave GaN and SiC for High-Frequency RF

Gallium Nitride (GaN) and Silicon Carbide (SiC) are essential for **high-frequency (mmWave and beyond), high-power RF transmission**, such as:

- 5G/6G macro-cell base stations.
- Satellite communications.
- High-power radar.

However, their **higher cost and lower integration** density make them unsuitable for full integration. The strategic approach should be:

- Focus European efforts on **GaN/SiC device manufacturing and packaging** for specialized high-power telecom applications.
- Combine them with RF CMOS in hybrid architectures, using GaN/ SiC for power amplification and CMOS for signal processing.

4. Develop European High-Performance, High-Speed FPGA/Processor Technologies

Europe is currently reliant on U.S.-based firms (e.g., AMD/Xilinx, Intel/ Altera) for FPGAs and processors used in base stations, switches, and telecom gateways. Priorities should include:

- Creating homegrown alternatives in reconfigurable computing (FPGAs) and DSPs.
- Supporting startups and research in signal processing architectures optimized for telecom workloads.
- Promoting initiatives around open-source ISA architectures (e.g., RISC-V) to reduce IP dependency.
- Incentivizing European cloud and edge compute providers to adopt locally developed chips for telecom and data center infrastructure.

5. Access to High-Performance Technologies at Reasonable Cost (e.g., STM, Infineon)

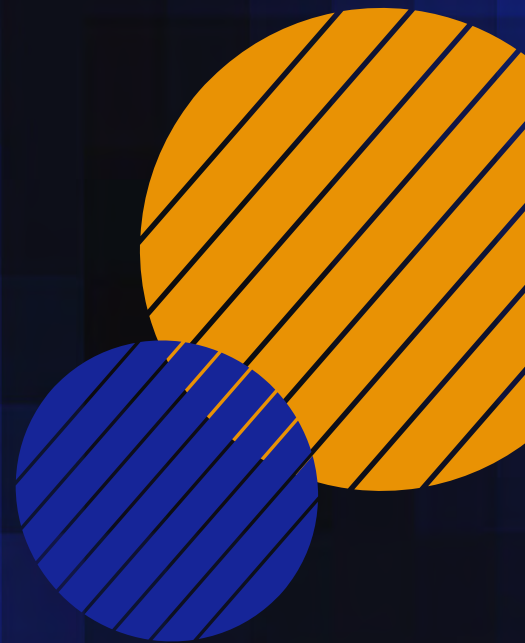
European telecom chip designers often face challenges accessing advanced nodes or specialized technologies (e.g., RF BiCMOS, highvoltage CMOS) at competitive prices. To address this:

- Strengthen **domestic foundries** like STMicroelectronics and Infineon as **accessible service providers** for European SMEs and research projects.
- Create **public-private funding schemes** that subsidize access to **MPW runs**, especially for telecom-relevant technologies.

Foster **open-access design hubs** and **regional prototyping centers** to ensure wide access to cutting-edge fabrication for testing and low-volume production.

05.

Defense & MICROCHIPS



Contributors:

Javier Martí, DAS-NTC (UPV)

José Miguel Pascual, Indra

Roger Vilaseca, Sener

Montserrat Puértolas, Sener

Francisco Gutiérrez, Arquimea

Prioridades de los sectores de defensa y aeroespacial

Características singulares de estos sectores

1. Estrategia de soberanía tecnológica (Europea) → "Singularidad" en la cadena de suministro.
2. Volúmenes menores que otros como Telecom, automóvil, bio-agro, etc.
3. Altas prestaciones tecnológicas requeridas (funcionales y entornos de operación) → Alto valor añadido.

Retos singulares en tecnologías de semiconductores en estos sectores

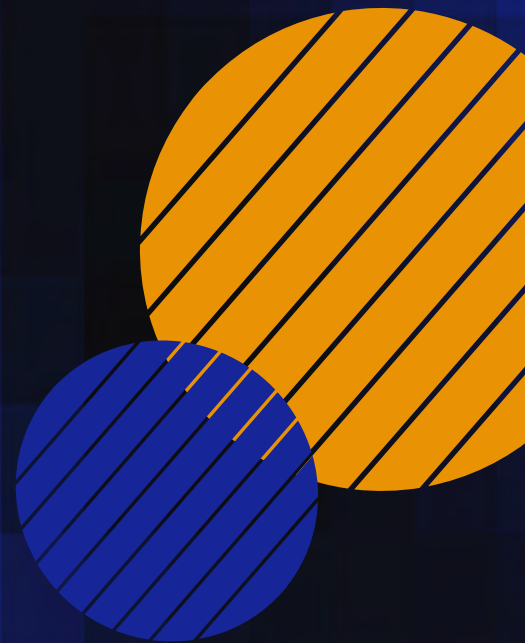
1. Se requieren también tecnologías que no son de última generación (nodos 14nm-28 nm) → foundries deslocalizadas porque no son rentables en Europa
2. Alta dificultad en foundries con MPW (baja prioridad por volúmenes bajos), cambios rápidos en PDK exigidos por otros mercados más "ágiles" → Servicios pre-foundry "Lab-to-Fab".
3. Diversidad de tecnologías (CMOS RF, SiGe, GaN, PICs,) y dependencia en substratos avanzados (p.ej. GaN/SiC, substratos cerámicos, orgánicos, semiconductores...)
4. En algunas tecnologías (GaN, PICs, ...), herramientas de diseño no tan evolucionadas, en comparación a CMOS → dificultad de integración entre tecnologías
5. Seguridad en los lcs ("chips seguros", anti-hacking) → se requieren bibliotecas de diseños de chips seguros e IA.
6. Materiales y encapsulados especiales para poder ser calificados en entornos con condiciones ambientales "no convencionales"

Prioridades (preliminar)

1. Soberanía Europea en diseño y fabricación de componentes clave microelectrónicos (FPGA, ADCs), SoC's, RF MMICs (substratos p.ej GaN/SiC o GaN/Diamond, FD-SOI para beamformers / corechips, fotónica integrada (determinados componentes clave)
2. Soberanía Europea en herramientas de diseño CAD → Estrategia Europea de accesos a licencias
3. Disponibilidad de "instalaciones" (fábricas y "Lab-to-Fab") que permitan bajos volúmenes con alta flexibilidad, para asegurar incorporación de innovación requerida en Defensa y Espacio.
4. Tecnologías "front-end" y "back-end" que permitan incorporar materiales y substratos capaces de operar en entornos con condiciones ambientales muy "exigentes".

06.

State Aid & REGULATION



Contributors:

Nuria Arenas, Broseta Abogados

Radu Cosmin, Broseta Abogados

Propuestas ECA 2.0

Ayudas de Estado y regulación

CONTEXTO

- La experiencia acumulada tras la adopción de la primera Chips Act Europea ha puesto de manifiesto **limitaciones normativas y operativas** que requieren una revisión estructural del marco jurídico europeo en semiconductores.
- La norma reconoce el carácter estratégico del sector y prevé una gran dotación de fondos, pero **no se han implementado medidas efectivas con resultados tangibles** para la atracción de grandes inversiones y proyectos o la ampliación de las capacidades existentes.
- La evaluación del **Tribunal de Cuentas Europeo ha señalado deficiencias críticas en la ejecución**: fragmentación de la financiación, lentitud en los procedimientos y debilidad en los mecanismos de seguimiento y control.
- La UE está trabajando en una modificación de la norma actual ("European Chips Act 2.0"), en la que será crucial abordar aspectos que faciliten y flexibilicen el **acceso a financiación pública**, con instrumentos y condiciones adecuados a la naturaleza del sector; **plazos acelerados y trámites más sencillos**; y **potenciar aquellas áreas donde Europa tiene fortalezas** sobre sus competidores.

PRIORIDAD 1: MARCO REGULATORIO EUROPEO ESPECÍFICO DE AYUDAS

Adecuar la Chips Act para recoger un marco regulatorio europeo de ayudas más favorable

El sector de los semiconductores tiene particularidades que suponen un reto para la inversión: alta competitividad, riesgo tecnológico, obsolescencia, gran número de PYMES, dependencia de países terceros y cuellos de botella, etc. Por ello, resulta necesario establecer un marco de ayudas específico adecuado a su naturaleza:

- Crear un **marco regulatorio europeo específico** que permita la concesión de ayudas de Estado adoptado al sector.
- **Flexibilizar la elegibilidad para la concesión de ayudas directas**, eliminando el requisito de "first-of-a-kind" y permitiendo la concesión de ayudas a un abanico más amplio de proyectos: centros de diseño, fabricantes de equipos, laboratorios de ensayo, etc., así como ampliar el ámbito de la declaración de "interés público europeo" de los arts. 16 y 17 del Reglamento.
- **Condiciones de ayuda favorables** al sector: intensidades más elevadas, plazos de ejecución amplios, mecanismos de exclusión de garantías.
- Incluir la **posibilidad de reprogramar fondos europeos existentes** y la concesión del "sello de soberanía", con el fin de facilitar la concesión de fondos por los propios Estados miembro, de forma análoga al Reglamento STEP.

PRIORIDAD 2: FORTALECIMIENTO DE LA INNOVACIÓN

Reforzar la I+D y la innovación tecnológica en segmentos estratégicos mediante ayudas

La competitividad industrial de Europa en semiconductores depende en gran medida de su capacidad para liderar segmentos donde ya existen ventajas competitivas como diseño, fotónica, IP, etc. Para ello se quiere una estrategia de especialización inteligente que favorezca seguir siendo líderes en sectores de alto grado de innovación:

- Incluir una **estrategia europea de especialización inteligente** que reconozca aquellos sectores donde Europa tiene mayor competitividad (MEMS/sensores, fotónica, tecnologías cuánticas, materiales avanzados y tecnologías de procesos) e **incluir ayudas y líneas específicas para estos ámbitos**.
- Garantizar una **dotación específica, plurianual y estable para plataformas de diseño colaborativo, hubs de innovación y líneas piloto**, más allá de lo previsto actualmente en la Chip Joint Undertaking.
- **Revisar el enfoque actual de los Centros de Excelencia** previstos en la Chips Act y ampliar su alcance y acceso a fondos.

PRIORIDAD 3: SIMPLIFICACIÓN ADMINISTRATIVA

Agilizar procedimientos y reducción de trabas

Los trámites actuales para acceder a ayudas y ejecutar proyectos en el marco de la Chips Act son complejos, lentos y poco coordinados entre los distintos niveles de la administración. Esto retrasa decisiones de inversión y complica la planificación, especialmente para las empresas más pequeñas. La futura Chips Act 2.0 debería facilitar procedimientos más simples, plazos más predecibles y una mejor coordinación entre los Estados miembros y la Comisión:

- Establecer **procedimientos acelerados de notificación de ayudas** de Estado para proyectos estratégicos.
- Diseñar un **IPCEI fast-track** con plazos reducidos, unificados y gestión simplificada.
- **Ampliar el alcance del artículo 18 (Asunto de máxima importancia nacional)**, de modo que sea aplicable en todos los países, con independencia de sus previsiones nacionales, y cuya aplicación sea extensible a otros ámbitos, además de instalaciones "first-of-a-kind".
- **Creación de una "ventanilla única europea" con aplicación del principio "Only Once"** en la presentación de documentación, en línea con las políticas europeas actuales de simplificación administrativa (Paquete Ómnibus).

PRIORIDAD 4: INSTRUMENTOS DE FINANCIACIÓN PARA INCENTIVAR LA INVERSIÓN

Movilizar financiación privada y favorecer la inversión industrial con instrumentos financieros

Dada la amplia base de spin-offs y empresas de corto recorrido, es necesario facilitar también la llegada de inversión privada, especialmente en fases iniciales o en tecnologías con mayor riesgo. La Chips Act 2.0 debería incorporar mecanismos financieros que ayuden a cerrar esta brecha, complementando las subvenciones con instrumentos de garantía, coinversión o fondos especializados.

- Ofrecer **incentivos para el crecimiento de fondos de inversión** especializados en Deep Tech y Chips con apoyo público.
- Crear un **Fondo Europeo para respaldar la inversión privada en semiconductores**, con foco en capital riesgo y fases iniciales incentivas en CAPEX.
- Permitir la **combinación de subvenciones con otros instrumentos financieros** tanto europeos (BEI) como nacionales (SETT).
- Incluir **criterios prioritarios en procedimientos de Contratación Pública** que favorezcan el empleo de productos con contenido europeo en licitaciones públicas (sanidad, defensa, movilidad).



07.

AI &

SEMICONDUCTORS



Initial draft:

Teresa Cervero, BSC

Vanessa Iglesias, BSC

Contributors:

Miguel Roncalés, AlphaSip

Iván Díez de los Ríos, IMSE-CNM

Rafael Gomá, BSC

Enric Mas, SemiDynamics

Ignacio Astilleros, Openchip

Adolfo Montalvo, Independent Advisor

Semiconductors AI Enablers

Europe stands at a defining moment. As digital transformation accelerates and artificial intelligence reshapes every sector of our economy and society, semiconductors are no longer a background technology, they are a cornerstone of sovereignty, technological autonomy or independence, competitiveness, and resilience.

The first Chips Act laid the groundwork for building a stronger manufacturing base and securing our supply chains. But the next phase – Chips Act II – must go further. To lead in the AI era, Europe must prioritize HW design as a core strategic capability, on equal footing with fabrication and infrastructure.

Design is where innovation begins. It is in the architecture of our HW that we define the performance, security, efficiency, and adaptability of our digital systems. And yet, Europe still depends heavily on non-EU actors for advanced IPs, EDA tools, and proprietary architecture. In a world of rising geopolitical tensions and technological competition, this is a vulnerability we cannot afford.

Moreover, the future of AI hardware will not be one-size-fits-all. As AI moves from cloud to edge, from general-purpose to application-specific, we need open, flexible, and energyefficient chip design ecosystems aligned with European values, vision, and needs – including openness, sustainability, security, and inclusion.

AI development is still in the phase where the technologies, industry champions, and accepted standards are still changing fast. In this phase early leaders are not always the long-term winners. Europe needs to take advantage of this situation and try to bet by taking a top position on several areas to influence and become a reference to the future AI era.

Considering the long development cycles in the semiconductor domain (design, manufacturing, bring-up, testing and successive iterations), and to strengthen the current and future European industrial ecosystem, public support should consider the impact of each of the stages of the semiconductor value chain, and not just the design process alone. It should also extend to the provision of the necessary tools and resources. This facilitation includes support for accessing advanced EDA tools and tapeouts, as critical enablers for efficient and competitive hardware development.

If Europe wants to remain competitive in the global AI and semiconductor race, and keep playing an active role as a sovereign innovator, instead of turning into a mere consumer, the following areas should be prioritized:

1. HW Design, Open Hardware, and open-source EDA Tools as Strategic Priorities

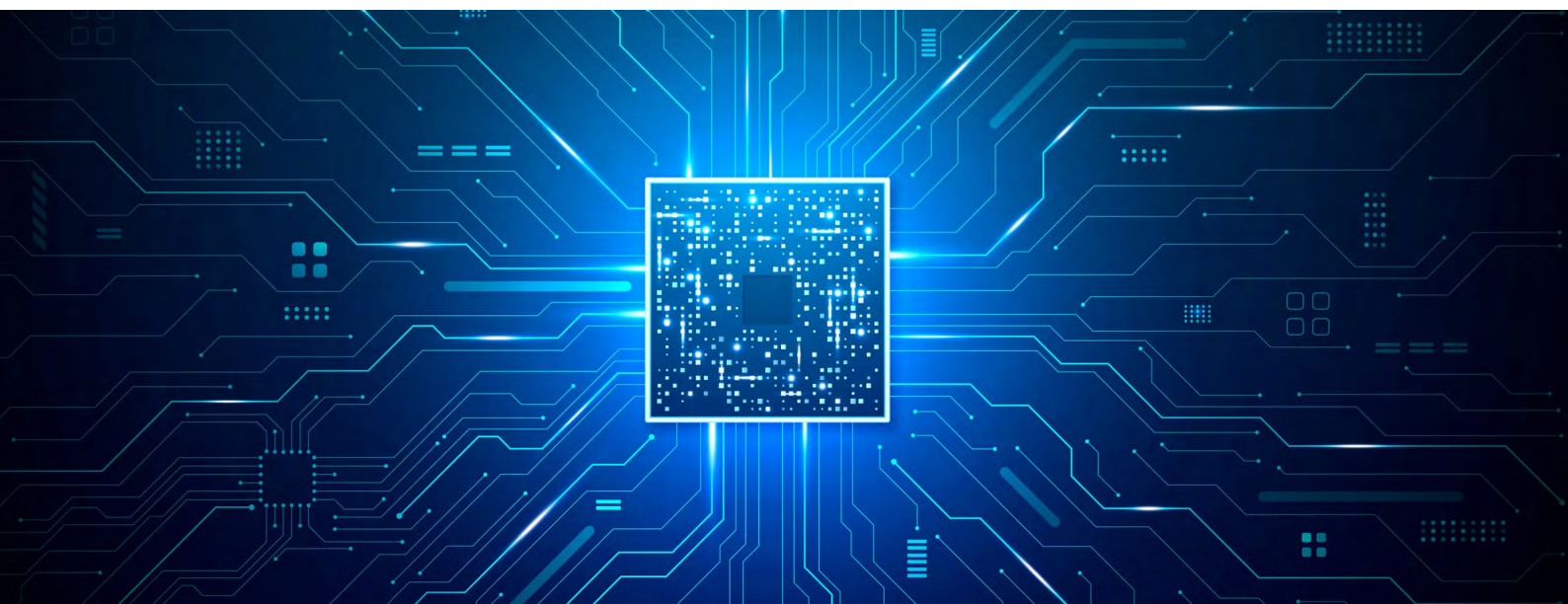
Europe must move up the value chain by investing in HW design capabilities, including open-source architecture like RISC-V and enabling new design concepts like chips-incloud. These platforms reduce dependency on proprietary IP and enable innovation in AI-specific accelerators for any sector that might require important processing capabilities, including, but not limited to health, mobility and robotics. In addition, open-source tools and architectures bring a perfect vehicle to educate the next generation of professionals (engineers and/or researchers), and to reduce the entry-barrier to tech spin-offs and startups.

As AI workloads diversify and become more complex, support the development of high-efficient, high-performing, and specialized AI-based solutions is becoming critical to cover the specific demands and requirements of different sectors. To overcome this challenge, a growing need for software and hardware, co-designed from the outset, must be promoted.

Actions:

Support design-focused R&I partnerships and create dedicated funding streams for open hardware ecosystems. Whenever possible, promoting the use, evolution, and exploitation of results generated in previous projects/actions to build on top of previous investments.

- Use public and real demands (e.g. defense, space, health, etc.) to drive and support European designs.
- Offer economic incentives and set rules (like auditability or testability) to promote the adoption, protection, and exploitation of design best-practices suited for open hardware.
- Create new funding mechanisms to support EU HW designs with advantageous access to matured EDA Tools and Tapeouts for advanced nodes.
- Create an agency or consortium for disruptive AI architecture proposals, including advanced designs (e.g. Cerebras chip in the US) and emerging technologies (i.e. near/in-memory computing). DARPA in US has been critical in advancing revolutionary technologies (internet, GPS, drones, mRNA vaccines), using high-risk, high-reward projects (moonshots). Europe could replicate this model and create its own version.



2. Develop and Sustain a European Semiconductor Talent Pipeline

Develop:

A major challenge faced by industry, on its daily basis operation, is the shortage of qualified professionals. Addressing this requires not only training our young people but also sparking their curiosity and interest in our sector. New university programs should be developed around the field of chip design, in which the current European ecosystem (academia, research and companies) should contribute with their IPs, know-how, and equipment to train and educate students. Enabling students to progress in their professional careers by following a learning-by-doing approach will contribute to gaining experience in how to design chips and how to use European technologies. It would be highly beneficial for innovative public procurement to be oriented towards training our future professionals using sovereign European technology as the foundation of capabilities and competences. By learning with proprietary European technologies, students' professional orientation will be rooted in this European technological sovereignty from the outset.

Sustain:

Europe is experiencing a skills shortage and talent drain in microelectronics and AI accelerator design. Without coordinated actions (e.g. the Chips Act and AI Act), we risk losing future leadership to better-funded global ecosystems.

Actions:

- Support new university initiatives focused on education in chip design and equipping them with sovereign European technology.
- Create a European HW Design Training Centers – regional excellence hubs that align academic training with industrial needs.
- Support talent development across all levels through PhDs (including industrial), competitive fellowships, co-supervised research positions, and industry-academia collaboration (including technical training pathways and roles in innovation and technology management that facilitate the transition from research to industry).
- Launch dedicated career pathways in AI hardware and microelectronics, with structured entry points from secondary education (working on STEM skills at early stages) to postdoctoral levels (advanced concepts, toolkit for using/developing AI...).
- Expand mobility and exchange programs across Member States and with global partners to foster a resilient, connected talent-base.
- Wide EU tax incentives for companies and employees to promote talent mobility between EU countries. Facilitate by this way the creation of stronger and bigger clusters of expertise.
- Develop mechanisms that speed up the transfer of knowledge by making the adoption and/or transference of research results into production easier and faster (in the form of products or services).
- Define an immigration program to accelerate onboarding non-EU talent with special skills necessary to cultivate EU indigenous talent. Launch a kind of golden VISA.

3. Recovering European industrial innovation leadership

During the industrial and scientific revolutions in the 19th and 20th centuries Europe was an innovation leader. Then, after the Second World War, US tech dominance started thanks to the migration of European brains to that country. Since then, Europe has been decreasing in innovation capabilities and leadership because of the combination of the following aspects: 1. A conservative position in European policies (risk averse), 2. significant decrease in R&D investment, and 3. the fragmentation of the European market.

In addition to that, in the recent decade the worldwide panorama has added new important players to the semiconductor arena, with Japan, Korea and Taiwan recovering and/or adding building capabilities to become strong leaders in the sector. Countries that have nurtured and helped local champions with public funds. Repeating this pattern is very difficult in Europe because of the competitive environment among countries, and because public EU funds are assigned in a balanced way that does not promote real champions.

Actions:

- Create a program to promote local champions with EU funds. The criteria should be the potential of the company. EU will need to find creative ways to balance the investment, maybe by public participation of the countries on the company or some kind of advantages for EU countries on the company products or services.
- Create a European Venture Builder, with a core resident team and operational help that enables the faster development of start-up on strategic areas. These start-ups will enjoy a common and simplified regulation across EU (taxes) and will be granted access to the whole market by country partners.
- Promote specialized Industrial forums in AI solutions (including hardware and software), backbone ecosystem between the world of AI and Robotics.
- Foster AI computing-as-a-service for industrial and public organizations, guaranteeing privacy and security services as part of them.
- Promote and reward quality research in this field in Europe compared to other powerful regions (China, Taiwan, Singapore, US) and ensure these might be positioning as reference works. Nowadays, most of the submissions to journals come from Asia, however the acceptance ratio is very low, compared with Europe. This indicates the high quality of the EU publications. It is important to keep in this direction and promote it by generating higher visibility of these activities, which might end up on higher technology transfer from academia to industry.

4. Ensure Coherent Progress Through EU Policy Alignment

Fragmented policies dilute impact. National investments in design tools, education, and industry must align with EU-level priorities and a common medium/long term strategy. To truly scale European semiconductor ambitions, Europe needs a shared vision and coordinated implementation of it across all levels. Otherwise, we risk duplications, blind spots, and wasted resources. In addition to this, ensuring a sustainable investment regulation brings the soil for a solid innovation cycle, reducing the risk of negative impacts of economic stagnation or strategic vulnerabilities.

Data for training AI models is an essential control point. Most of the big LLM systems are trained using data from the Common Crawl foundation, whose data is under GAFAM group control. Even though there are European initiatives (e.g. OSCAR) there should be a clear strategy to create a European Data Corpus that meets European regulations, ethics, and non-bias principles, but large enough for ensuring effective training.

Actions:

- Launch an EU-wide initiative to map national capabilities, align curricula with industrial needs, and connect stakeholders through a cross-sectoral coordination framework.
- Align new EU actions to the AI ecosystems needs and, at the same time, be consistent and coherent with current regulations. It is also important to prepare people for these new changes, like the Cyber Resilience Act (CRA).
- Define clear EU policies or regulations about the ethical and non-bias design, development and use of AI. Considerations about security are extremely important to considering protecting the robustness of all contributors to the EU ecosystem. This means directly tackling security, standardization, and certification mechanisms that provide trust and reliability on the AI-solutions.
- Promote the creation of a European Corpus data for AI training, ensuring it is large enough for this purpose, but also multilanguage and compliant with European rules and regulations. There should be incentives for regional companies and institutions to contribute to an anonymized European pool. There is potential for Europe to lead some sectors (health) worldwide.

5. Champion Energy-Efficient Chips and Sustainable AI Infrastructure

AI factories and data centers are energy hungry. We must ensure that our semiconductor ambitions are sustainable in the long term and align with our climate goals through credible Life Cycle Assessments (LCA) and green innovation incentives.

Actions:

Embed sustainability criteria into semiconductor programs, support low-power HW R&D, and promote circular electronics initiatives across the AI value chain.

- Promote Data Center blueprints powered with green energy sources, maximizing the resources' reutilization and reducing the wasting percentage.
- Promote the use of sustainable technologies that help to reduce the e-waste footprint. (e.g. sustainable PCBs, components reutilization, Press-FIT technologies...).
- Promote the development of IP management mechanisms to adjust their energy/power-consumption depending on the system needs.
- Promote design and engineer optimized systems so resulting systems effectively use the chip capacity, reducing waste, bottlenecks and underutilization.

Summary of the 5 most relevant proposals

1. Prioritize Hardware Design, Open Hardware, and Open-Source EDA Tools

- Europe should invest in hardware (HW) design capabilities, especially open-source architectures like RISC-V, to reduce dependency on non-European intellectual property and foster innovation in AI-specific accelerators.
- Support for open-source tools and architectures is essential for educating the next generation of engineers and lowering barriers for startups.
- Actions include funding design-focused research partnerships, using public sector demands to drive European designs, offering incentives for open hardware adoption, and creating advanced access to EDA tools and tapeouts.
- A European agency or consortium for disruptive AI architectures, inspired by the US DARPA model, is recommended to promote high-risk, high-reward projects.

2. Develop and Sustain a European Semiconductor Talent Pipeline

- Address the shortage of qualified professionals by developing new university programs focused on chip design, involving academia, research, and industry.
- Encourage learning-by-doing approaches and public procurement oriented towards training with European technologies.
- Actions include supporting university initiatives, creating regional HW Design Training Centers, promoting talent development at all levels (from secondary education to postdoctoral), expanding mobility programs, providing tax incentives for talent mobility, and establishing immigration programs for specialized non-EU talent.

3. Recover European Industrial Innovation Leadership

- Reverse the decline in innovation leadership by supporting local champions with EU funds based on company potential, not just balanced national investment.
- Create a European Venture Builder to accelerate strategic startups, simplify regulations, and enable access to the EU market.
- Foster specialized industrial forums, promote AI computing-as-a-service, and reward high-quality research to increase technology transfer from academia to industry.

4. Ensure Coherent Progress Through EU Policy Alignment

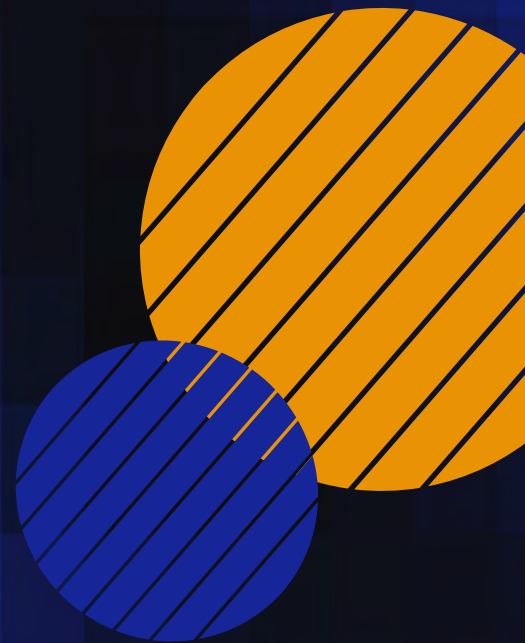
- Align national and EU-level investments, curricula, and strategies to avoid fragmentation and maximize impact.
- Launch EU-wide initiatives to map capabilities, align education with industry needs, and coordinate stakeholders.
- Promote the creation of a European data corpus for AI training, ensuring it is large, multilingual, and compliant with EU regulations.
- Establish clear policies for ethical, secure, and non-biased AI development, including standardization and certification mechanisms.

5. Champion Energy-Efficient Chips and Sustainable AI Infrastructure

- Ensure that semiconductor ambitions are sustainable and aligned with climate goals by embedding sustainability criteria into programs and supporting low-power hardware R&D.
- Promote green data center blueprints, sustainable technologies to reduce e-waste, and the development of IP management mechanisms for adaptive energy consumption.
- Encourage optimized system design to maximize chip usage and minimize waste and bottlenecks.

08.

Advanced Materials & SEMICONDUCTORS



Contributors:

Antonio Alberola Catalan

Ramon Torres Cavanillas

Iván Mora Seró

José Marqués Hueso

Diversificar la cadena de valor:

No centrarse solo en chips. Apostar por materiales avanzados (resinas, gases, químicos) y equipamiento (litografía, procesado), menos competidos y estratégicos.

Fomentar transferencia de conocimiento:

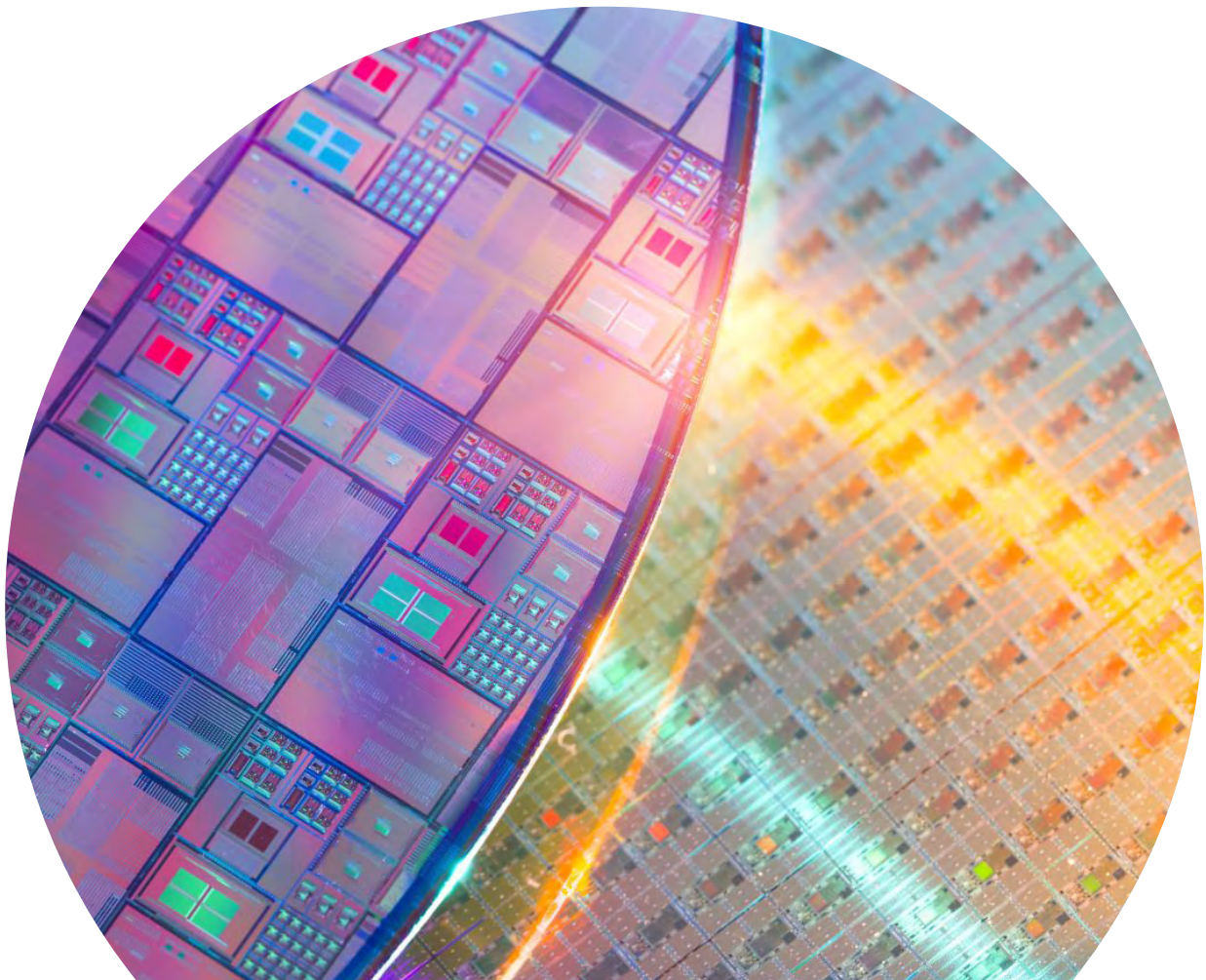
- Facilitar creación de spin-offs/start-ups por investigadores.
- Incentivar patentes desde centros públicos.

I+D con liderazgo europeo:

Priorizar áreas emergentes sin dominadores globales: semiconductores de banda ancha, orgánicos, perovskitas, materiales 2D, fotónica, etc.

Reducir trabas y atraer talento:

- Menos burocracia y costes indirectos.
- Visados rápidos, permisos ágiles y programas de retención.
- Starting packs para que el talento formado en Europa se quede.



Estrategia Integral para el Impulso de la Industria de Semiconductores en Europa

1. No centrarse únicamente en el final de la cadena de valor de la industria de semiconductores, como el desarrollo de chips, sino también impulsar la creación de empresas que se enfoquen en el inicio de la cadena de valor. Por ejemplo, en equipamientos como sistemas de litografía o procesado, y en materiales avanzados como resinas de litografía, productos químicos y gases especiales. Esto permitirá acceder a un mercado menos competido. Por ejemplo, la mayor parte de las resinas litográficas se producen en Japón, por lo que fomentar su producción en Europa permitiría reducir costes y disminuir la dependencia externa.
2. Desde el punto de vista de I+D, se debe priorizar el impulso de sectores con alto potencial de liderazgo europeo, en los que aún no exista un claro dominador global: semiconductores de banda ancha, semiconductores orgánicos y metalo-orgánicos, perovskitas, materiales 2D, fotónica, nuevos compuestos, entre otros.
3. Crear incentivos para la transferencia de conocimiento:
 - (1) Reducir las limitaciones para que los investigadores puedan crear spin-offs y start-ups.
 - (2) Incentivar el desarrollo de patentes tecnológicas desde centros públicos de investigación.
4. Reducir la burocracia y los costes indirectos asociados a la investigación, liberando así recursos humanos y financieros. Asimismo, eliminar las trabas legales que limitan la participación activa del talento académico en el ecosistema empresarial, fomentando un entorno propicio para la innovación.

Atraer talento extranjero mediante:

- a. Visados rápidos y flexibles para perfiles clave.
- b. Agilización de los permisos de residencia y trabajo.
- c. Programas específicos para la captación, asesoramiento y retención de talento.

Crear condiciones que incentiven a investigadores y técnicos formados en Europa a desarrollar su carrera profesional dentro del continente, incluyendo paquetes de inicio (starting packs) que les proporcionen financiación inicial.

09.

EU Competitiveness FUND



Coordinator:

Raquel Jorge, ADIGITAL Director for
European Affairs, Brussels

- **El próximo Marco Financiero Plurianual 2028-2034 busca replantear la estructura y la asignación del presupuesto de la UE** en apoyo de las prioridades de competitividad. El gasto presupuestario de la UE está actualmente fragmentado en demasiados programas -a menudo con una dirección estratégica coordinada limitada y una gran complejidad para los beneficiarios. Centrarse en la competitividad de la UE **requiere un conjunto de prioridades de financiación acordadas en común en la forma de bienes públicos de la UE** y proyectos de inversión multinacionales, que **se definirán a través de un mecanismo reforzado de dirección política**. En el próximo MFP, un nuevo Fondo Europeo de Competitividad debería responder a estas necesidades de una manera más integrada. **El Fondo establecerá una capacidad de inversión que apoyará las tecnologías y la fabricación estratégicas** (de la IA al espacio, de la tecnología limpia a los sectores biotecnológicos etc.), que son fundamentales para la competitividad europea, incluida la investigación y la innovación, y los **IPCEI**. **Contribuirá a apalancar y reducir el riesgo de las inversiones privadas.**
- **Afecta de manera directa a la industria de semiconductores.** El Fondo abordará el problema de que nuestro gasto está repartido en demasiados programas que se solapan, muchos de los cuales financian lo mismo pero con requisitos diferentes y dificultades para combinar eficazmente la financiación. La arquitectura global del Fondo le permitirá acompañar los proyectos europeos de **a lo largo de todo el recorrido de la inversión**, desde la investigación, pasando por la ampliación, el despliegue industrial, hasta la fabricación. Podrá movilizar con flexibilidad **toda la caja de herramientas financieras: subvenciones, préstamos, capital y contratación pública**. Además, para garantizar la coherencia y maximizar la potencia de fuego, la financiación vinculada a futuros planes nacionales que combinen reformas e inversiones clave podría proporcionar incentivos financieros y apoyo a las medidas identificadas a través de la herramienta de coordinación.
- Nos parece correcto que aborde todo el recorrido de la inversión. Preguntas a resolver: ¿agnóstico a las especificidades del sector (se puede financiar todo tipo de semiconductores a demanda), o apostamos porque el Fondo de Competitividad dé de manera explícita una priorización concreta de ciertos elementos de la industria de semiconductores (por ejemplo, fotónica integrada u otros)?
- Nos parece correcto que aborde todas las herramientas financieras, pero **priorizamos que se haga en modalidad de subvenciones para minimizar el riesgo de que las entidades privadas y centros de investigación no tengan incentivos a beneficiarse de fondos públicos debido a la condicionalidad y exigencia financiera que requiere un préstamo en el retorno**. Necesitamos inversores institucionales públicos comprometidos con un "capital paciente", sin aversión al riesgo, apostando por el desarrollo de semiconductores como tecnología puntera y crítica.
- Es fundamental activar el capital privado, a ser posible de origen europeo, y acercarlo a la industria de semiconductores. Existe una cantidad importante de **Venture Capitals de origen europeo o ubicados en la Unión Europea que pueden invertir mayores cantidades en fases avanzadas**. Para ello, sin embargo, se necesita que se facilite el "régimen 28", es decir, crear una jurisdicción única europeizada, donde los VCs ya no se enfrenten al reporting burocrático que hasta día de hoy tienen que cumplir individualmente en cada una de las 27 jurisdicciones (Estados miembros) donde quieren invertir. **Promover este régimen 28 se alinea con la reciente Estrategia Europea de Startups y Scaleups, y el Fondo de Competitividad debería facilitar una mayor relación entre VCs y la industria de semiconductores a través de un régimen 28.**

- Sin embargo, este régimen 28 **no puede chocar con el Marco de Ayudas de Estado**. Al contrario, debe promoverse una mayor actividad en Ayudas de Estado a las industrias identificadas como estratégicas en cada país. Sin embargo, necesita hacerse de una manera transfronteriza (cross-border), garantizando que la industria española de semiconductores pueda colaborar con entidades de terceros países dentro de la UE. Otro sentido solo llevará a la industria española a una menor competitividad debido a la capacidad fiscal más reducida de España con respecto a otros Estados miembros.
- Es necesario que la **Herramienta de Coordinación de la Competitividad** (Competitiveness Coordination Tool, CCT), propuesta por la Comisión Europea, para implementar el Fondo de Competitividad, **realmente cumpla con su objetivo comprometido de involucrar de una manera activa, directa y horizontal a los Estados miembros en la toma de decisiones de las prioridades estratégicas a las que dedicar la inversión**.
- El marco STEP (Plataforma Europea de Tecnologías Estratégicas), liderada por DG BUDGET en la Comisión, es un ejemplo a seguir, pero **se necesita un mayor acercamiento a las empresas para realmente incentivarles a participar de esta plataforma y desarrollar tecnologías críticas que** (1) reduzcan las dependencias del exterior en tecnologías sensibles y (2) promuevan el desarrollo de tecnologías disruptivas desde la UE.
- **El actual foco incremental de los presupuestos de la UE en defensa y desarrollo de tecnologías de uso dual es de interés para la industria de semiconductores, pero no puede condicionarse la asignación de financiación pública para la industria de semiconductores a un desarrollo de tecnologías de uso dual. Se necesita que la financiación sea agnóstica, que su origen sea de aplicación civil, y que posteriormente (o en el proceso de desarrollo) se puedan explorar aplicaciones militares. Este enfoque permitirá la sostenibilidad financiera y del producto una vez el contexto de defensa pudiera reducirse en un futuro.**



10.

Industrial ASSOCIATIONS



Contributors:

VASIC

Canary Chip

Cluster Semiconductores
de Madrid

GAIA - País Vasco

Alianza Catalana
Semiconductores

SOHA

Confederación Sociedades
Científicas de España

Fotonica21

SECPHO

Plataforma de impresión
funcional

SERNAUTO

CEET - Consejo
Estudiantes

Asociación Nacional de
Centros de Certificados de
Profesionalidad

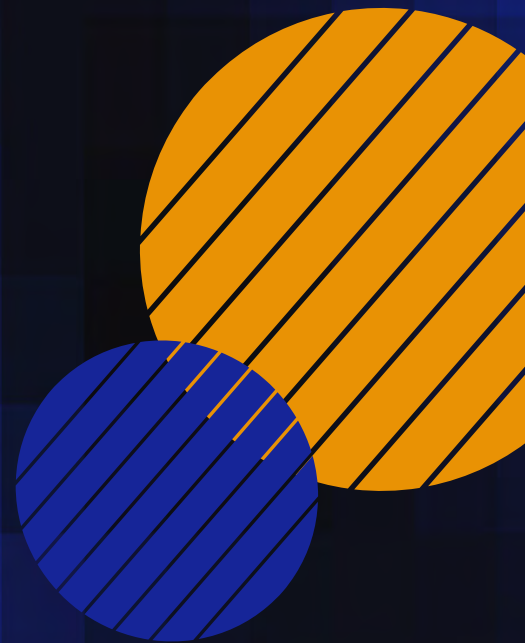
IMAPS

IEEE

- Las asociaciones industriales son una pieza clave del ecosistema de semiconductores, y como tal, deben tener cabida en el propio cuerpo normativo del Chips Act, participar de su gobernanza y poder obtener mecanismos específicos de incentivo a su operación.
- Sobre la participación de la gobernanza, debe reforzarse la participación de asociaciones en el board de la Chips JU, permitiendo que haya representación de asociaciones externas como observadores. Debe permitirse también que haya asociaciones en otros organismos como la Alianza de Regiones de Semiconductores (ESRA).
- Debe poder establecerse un comité específico que reúna a asociaciones sectoriales europeas dentro de la gobernanza de la Chips JU. Pueden usarse estructuras existentes como Silicon Europe o construirse nuevas, lo más relevante es que se constituya un foro sectorizado que se reconozca formalmente por la UE y la Chips JU como fuente de opinión.
- En estos organismos, deben incluirse también a las asociaciones representativas de las principales verticales industriales que consumen microelectrónica. Deben incluirse otras también como asociaciones de ingeniería, asociaciones profesionales, asociaciones de estudiantes, etc.
- Dentro del marco del Chips Act se debe incentivar que los estados miembros repliquen estructuras similares que permitan que las asociaciones participen en la gobernanza de los programas estratégicos.
- Las asociaciones deben tener mecanismos de ayuda dentro del marco de la chips JU, Digital Europe, Horizonte Europa o Erasmus+, en convocatorias con ámbito específico para semiconductores. Temas que estas pueden tratar:
 - Creación de redes de asociaciones en europa
 - Creación de programas de intercambio de estudiantes
 - Puesta en marcha de estudios sectoriales
 - Iniciativas de apoyo a los ecosistemas locales, mentoring para empresas, etc
 - Apoyo a la certificación de productos
 - Desarrollo de misiones internacionales
- Dentro del marco del Chips Act se debe incentivar que los estados miembros den a su vez sus propias ayudas al funcionamiento de asociaciones del ámbito de los semiconductores.

11.

Automotive & SEMICONDUCTORS



Contributors:

Miguel Chanca, Design Center
Manager Bosch Valencia

Carlos Pardo, CEO KD-POF

Javier Serrano, Design Center
Manager AMS-OSRAM Valencia

Javier Calpe, Design Center Manager
Analog Devices in Valencia

Desarrollo de talentos

Cátedras semiconductores

- La continuidad de las cátedras de semiconductores es esencial para asegurar una formación integral de los egresados, preparándolos para un mercado laboral en constante evolución. Estas cátedras son fundamentales en la educación técnica y científica, ya que abordan temas críticos relacionados con la fabricación y aplicación de dispositivos semiconductores, que son la base de la electrónica moderna. Al fomentar la innovación tecnológica, los estudiantes adquieren habilidades que les permiten contribuir al desarrollo de sectores clave como las telecomunicaciones y la computación. Así, se garantiza que los futuros profesionales estén equipados para enfrentar los desafíos de una industria cada vez más competitiva y avanzada.

I+D en semiconductores para automóvil

Extender duración proyectos

- La duración de los proyectos en el sector de la automoción es un aspecto crítico, ya que estos desarrollos son largos y complejos, abarcando desde la investigación hasta la comercialización. La implementación del programa 'perte chips' ha resaltado la necesidad de establecer mecanismos adecuados para gestionar estos proyectos. Durante este programa, los plazos de ejecución se limitaron a un año, sin considerar el tiempo necesario para obtener resoluciones y financiamiento. Esta restricción ha afectado la capacidad de las empresas para innovar y desarrollar tecnologías críticas, llevando a decisiones apresuradas que comprometen la calidad de los proyectos. Es esencial adoptar un enfoque más flexible que permita a los desarrollos adaptarse a las realidades del mercado. Revisar los mecanismos de financiación y los plazos establecidos en programas como el 'perte chips' podría crear un entorno más favorable para la innovación y el crecimiento en el sector automotriz, impulsando el avance tecnológico y la competitividad.

Incluir ayudas para cualificación y validación en ambiente real

- Normalmente se subvenciona el I+D, pero se deja atrás la dimensión de validación para el entorno automóvil, así como su cualificación. La validación para el entorno automóvil lleva mucho ensayo e iteración en el desarrollo.

Infraestructura de desarrollo

Plazos amortización de equipo e infraestructuras

- Los plazos de amortización de equipos e infraestructuras en el sector de la automoción son un factor crítico que limita la capacidad de inversión de las empresas. Ya que la duración de las ayudas esta limitado en el tiempo Esto puede desincentivar la modernización y el desarrollo de tecnologías necesarias para competir en un mercado en constante evolución. Es fundamental revisar y ajustar estos plazos para permitir una amortización más realista, facilitando así la inversión en infraestructuras y equipos que son esenciales para la innovación y el crecimiento sostenible en la industria automotriz.
- Incluir la financiación de la automatización de los procesos de assembly y test (empaquetado). Para que podamos hacerlo en Europa, no sólo hay que financiar el capex sin amortización, pero financiar la full-automation.

Tecnología made in Europe

- Definición de KPIs de "uso de tecnología europea", que midan el uso de la tecnología europea (principalmente semiconductores) por parte de los OEMs europeos.
- Definición de beneficios fiscales en función de estos KPIs
- Modulación de la compra pública de automóviles en función de estos KPIs
- Monitorización del supply chain de semiconductores para las empresas Europeas. Apoyar la iniciativa del semiconductor Alliance a este respecto.
- Mecanismos para que la cooperación entre los fabricantes de semiconductores y los integradores atraves de ferias o congresos sectoriales que reúnan a las diversas industrias



12.

Energy and SEMICONDUCTORS



Contributors:

Endurance Motive

Instituto de Tecnología Química

Instituto Tecnológico de la Energía

Iberdrola

Power Electronics

Redeia

Femeval / Valmetal

There is broad consensus that priorities should be aligned with the current legislative framework to ensure that proposed solutions are compatible with existing energy regulations.

The following contributions outline how the **energy sector** can support and enhance the **semiconductor ecosystem**:

Contributions of the Energy Sector to the Semiconductor Ecosystem

1. Promoting Energy Efficiency and Chip Performance

- Promote manufacturing processes that consume less energy, are electrified, and powered by green energy.
- Encourage chip design that includes:
 - Advanced materials with high energy efficiency.
 - Miniaturization to reduce power consumption and latency.
 - Optimized architectures enabling lower latency and higher functional performance.
 - Use of highly efficient specialized chips (e.g., ASICs, TPUs) for specific applications such as AI.
 - Energy-saving modes (e.g., suspend, hibernate).
 - Efficient cooling systems that minimize energy use for thermal dissipation.
 - High current/voltage semiconductors that enable the development of electronic systems to replace traditional, less efficient power supply systems.
- Stimulate the recovery of residual energy in processes where direct efficiency improvements are not feasible.

2. Sustainable Materials and Processes

- Promote chip design based on recyclability, circularity, and ease of disassembly, allowing for efficient recovery of components at end of life.
- Encourage the reduction or elimination of critical materials, replacing them with more sustainable alternatives.
- Consolidate low-carbon industrial processes by maximizing the use of electrified operations powered by green energy.

In turn, the **semiconductor sector** can significantly contribute to the **energy system** through the following avenues:

Contributions of the Semiconductor Sector to the Energy System

1. Power System Optimization

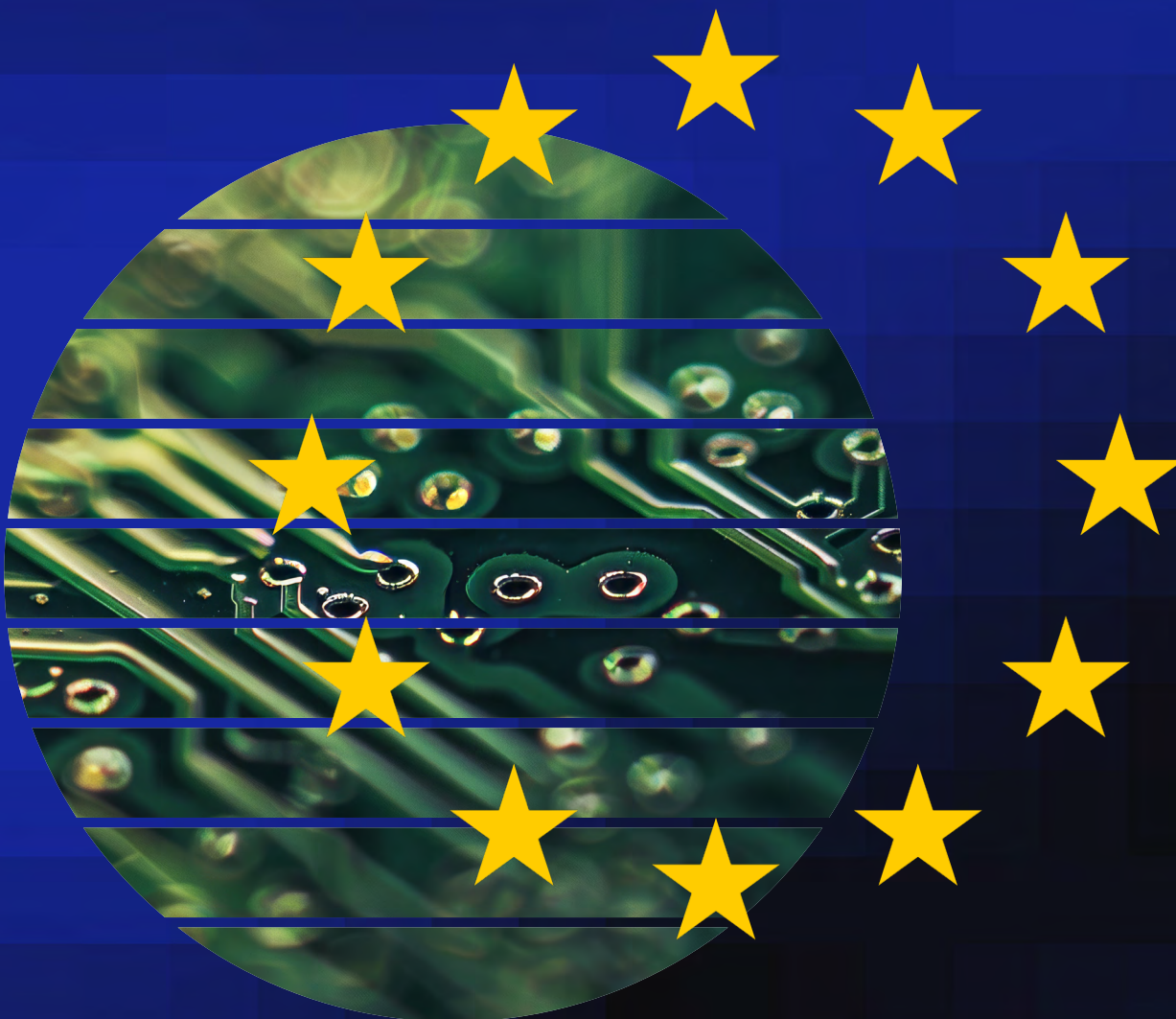
- Enable intelligent demand-side management and increased grid flexibility through microelectronic solutions that improve the efficiency of the energy system.
- Support the development of more robust, intelligent, and sustainable energy storage technologies.

2. Reducing Energy Consumption in Infrastructure

- Drive the transition from conventional electronic systems to low-power microelectronic solutions, particularly in energy-intensive sectors.
- Development of power semiconductor technologies that support the creation of high-efficiency power electronic systems.
- Development of custom chips for auxiliary services in the context of AC/DC, DC/DC, or DC/AC converters, such as drivers, current and/or voltage sensors, temperature, humidity, pressure, etc.

3. Development of Advanced Sensor Technology

- Reduce the environmental impact of energy infrastructures through monitoring vibrations, noise, and other variables that enable adaptation to natural surroundings.
- Prevent bird collisions with infrastructure (e.g., wind turbines) using predictive technologies that protect both biodiversity and asset integrity.
- Integrate high-precision sensing technologies throughout the energy sector value chain, for example, for the **detection of hydrogen (H₂) and other gas leaks**, ensuring **operational safety and efficiency**, as well as for **monitoring expansion changes in pipelines** that may indicate **temperature increases during energy generation**.



Priorities for EU CHIPS ACT 2.0 Draft Report

